

(19) 世界知的所有権機関
国際事務局(43) 国際公開日
2005 年 3 月 31 日 (31.03.2005)

PCT

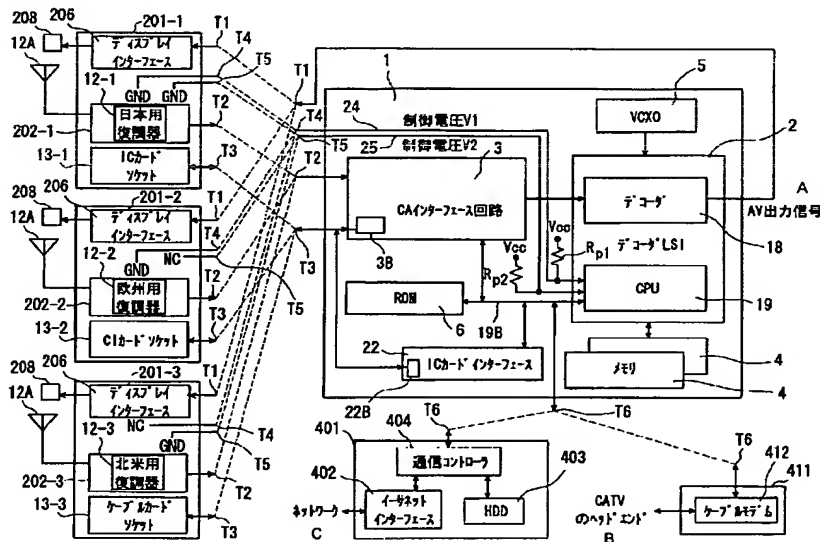
(10) 国際公開番号
WO 2005/029849 A1

- (51) 国際特許分類: H04N 5/44, 7/16 (72) 発明者; および
(21) 国際出願番号: PCT/JP2004/013741 (75) 発明者/出願人 (米国についてのみ): 高島 正博 (TAKA-TORI, Masahiro).
(22) 国際出願日: 2004 年 9 月 21 日 (21.09.2004) (74) 代理人: 河宮 治, 外 (KAWAMIYA, Osamu et al.); 〒5400001 大阪府大阪市中央区城見 1 丁目 3 番 7 号 I M P ビル 青山特許事務所 Osaka (JP).
(25) 国際出願の言語: 日本語
(26) 国際公開の言語: 日本語
(30) 優先権データ: 特願2003-327788 2003 年 9 月 19 日 (19.09.2003) JP (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MY, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SI, SK, SL, SM, SN, SR, ST, SV, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VE, VN, YU, ZA, ZM, ZW.

[続葉有]

(54) Title: DIGITAL TELEVISION RECEIVER MODULE AND DIGITAL TELEVISION RECEIVER USING THE SAME

(54) 発明の名称: デジタルテレビジョン受信機用モジュール及びそれを備えたデジタルテレビジョン受信機



206...DISPLAY INTERFACE
12-1...DEMODULATOR FOR JAPAN
13-1...IC CARD SOCKET
206...DISPLAY INTERFACE
12-2...DEMODULATOR FOR EUROPE
13-2...CI CARD SOCKET
206...DISPLAY INTERFACE
12-3...DEMODULATOR FOR NORTH AMERICA
13-3...CABLE CARD SOCKET
24...CONTROL VOLTAGE V1
25...CONTROL VOLTAGE V2
3...CA INTERFACE CIRCUIT
22B...IC CARD INTERFACE
18...DECODER

2...DECODER LSI
A...AV OUTPUT SIGNAL
4...MEMORY
404...COMMUNICATION CONTROLLER
402...ETHERNET INTERFACE
B...CATV HEAD END
C...NETWORK
412...CABLE MODEM

(57) Abstract: A DTV module (1) includes a CPU (19), a decoder (2), and a CA interface circuit (3). The decoder (2) decodes a digital television signal inputted from a demodulator (12) arranged in a mother board (101), converts it into a video signal and an audio signal, and outputs them. The CA interface circuit (3) is connected to a CA module (14) via a PC card socket (13) and executes input and output of signals communicated between the demodulator (12), the CA module (14), the decoder (18), and the CPU (19). The CPU (19) controls the CA interface circuit (3) by switching the signal types so as to be appropriate for the type of the CA module (14) in accordance with the type of the broadcast method of the digital television signal or the CA module (14).

(57) 要約: DTV用モジュール(1)は、CPU(19)と、デコーダ(2)と、CAインターフェース回路(3)を含む。デコーダ(2)はマザーボード(101)に設けられた復調器(12)から入力されるデジタルテレビジョン信号に対して復号化処理を実行して映像信号及び音声信号に変換して出力する。CAイ

ンターフェース回路(3)はCAモジュール(14)にPCカードソケット(13)を介

[続葉有]



SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US,
UZ, VC, VN, YU, ZA, ZM, ZW.

BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN,
TD, TG).

- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF,

添付公開書類:

- 国際調査報告書
- 補正書・説明書

2 文字コード及び他の略語については、定期発行される各 *PCT* ガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

して接続され、復調器 (12) と CA モジュール (14) とデコーダ (18) と CPU (19) との間で通信される複数の信号の入力及び出力処理を実行する。CPU (19) はデジタルテレビジョン信号の放送方式又は CA モジュール (14) の種類に対応して CA モジュール (14) の種類に適合するように上記複数の信号の種類を切り換えることにより CA インターフェース回路 (3) を制御する。